

CLIPPEDIMAGE= JP356133857A
PAT-NO: JP356133857A
DOCUMENT-IDENTIFIER: JP 56133857 A
TITLE: MANUFACTURE OF HYBRID IC

PUBN-DATE: October 20, 1981

INVENTOR-INFORMATION:

NAME
OZAKI, RYOICHI

ASSIGNEE-INFORMATION:

NAME	COUNTRY
FUJITSU LTD	N/A

APPL-NO: JP55036943

APPL-DATE: March 25, 1980

INT-CL (IPC): H01L023/42; H01L023/36 ; H05K007/20

US-CL-CURRENT: 257/718,257/787 ,257/796

ABSTRACT:

PURPOSE: To improve heat dissipating property and obtain a hybrid IC of high power by a method wherein after the whole surface of an IC substrate having a lead terminal and a heat sink has been coated with resin, a portion of the heat sink is exposed, and an external heat sink is bonded to said exposed portion.

CONSTITUTION: A lead terminal 9 is attached to one side of a substrate 6 mounted with hybrid circuit elements 7 and 8, and a heat sink 10 to the back surface. The whole surfaces except for the end portion a of the terminal 9 are coated with epoxy resin 11. Then, a hole 12 is made to expose a portion of the heat sink 10, and through said hole, an external heat sink 13 is bonded to the heat sink 10. Thereby, heat dissipating property is improved, and a hybrid IC of high power can be obtained.

COPYRIGHT: (C)1981,JPO&Japio



⑨ 日本国特許庁 (JP) ⑩ 特許出願公開
⑪ 公開特許公報 (A) 昭56-133857

⑫ Int. Cl.³ 識別記号 庁内整理番号 ⑬ 公開 昭和56年(1981)10月20日
H 01 L 23/42 23/36 6426-5 F 6426-5 F 6123-5 F 発明の数 1
H 05 K 7/20 審査請求 未請求

(全 3 頁)

④ハイブリッド IC の製造方法

⑤特 願 昭55-36943
⑥出 願 昭55(1980)3月25日
⑦発明者 小崎良一

川崎市中原区上小田中1015番地
富士通株式会社内

⑧出願人 富士通株式会社
川崎市中原区上小田中1015番地
⑨代理人 弁理士 青木朗 外3名

明細書

1. 発明の名称

ハイブリッド IC の製造方法

2. 特許請求の範囲

1. 基板の上に複数個の回路素子を形成および搭載すると共に該基板の片側に複数個のリード端子を取着し、次いで該基板の裏面に熱伝導の良い金属で形成したヒートシンクを接合し、次いでリード端子の先端部を除いた他の部分を樹脂にて被覆したのち、前記ヒートシンクの一部が露出するまで樹脂被覆の一部を除去し、次いで該ヒートシンクの露出部に外部ヒートシンクを接合する構成より成るハイブリッド IC の製造方法。

3. 発明の詳細な説明

本発明はヒートシンクを有するハイブリッド IC の製造方法に関する。

従来、ハイブリッド IC のパッケージ方法には第1図に示す如くパッケージ1の両側に複数個のリード端子2を配設したDIP型(デュアル・インライン・パッケージ)と、第2図に示す如く複数

個のリード端子2をパッケージ1の片側にのみ配設したSIP型(シングル・インライン・パッケージ)がある。このSIP型ハイブリッド IC は第3図の断面図に示す如く、素子3を形成および搭載した基板4にリード端子2を取着し、素子3を機械的および電気的に保護するためにリード端子2の先端部を除いた他の部分をダイピング塗装又は粉体塗装により樹脂外装5を施している。ところがこの樹脂外装5は金属あるいはセラミック等に比して熱伝導率が悪いため素子3の放熱を阻害している。本発明はこの欠点を改良するために策出したものである。

このため本発明のハイブリッド IC の製造方法においては、基板の上に複数個の回路素子を形成および搭載すると共に該基板の片側に複数個のリード端子を取着し、次いで該基板の裏面に熱伝導の良い金属で形成したヒートシンクを接合し、次いでリード端子の先端部を除いた他の部分を樹脂にて被覆したのち、前記ヒートシンクの一部が露出するまで樹脂被覆の一部を除去し、次いで該ヒートシンクの露出部に外部ヒートシンクを接合する構成より成るハイブリッド IC の製造方法。

トシンクの露出部に外部ヒートシンクを接合する諸工程よりなることを特徴とするものである。

以下、添付図面に基づいて本発明の実施例につき詳細に説明する。

第4図乃至第7図に第1の実施例の工程の説明図を示す。本実施例はまず第4図に示す如く基板6に厚膜にて回路電子7を形成し、また薄膜の回路電子8を搭載してハイブリッド回路を構成し、基板6の片側にはリード端子9を半田付けする。さらに基板6の裏面には熱伝導の良い金属で形成したヒートシンク10を半田付け、あるいは接着剤で接合する。次に第5図の如く端子9の先端部を除いた他の部分をアッピング法あるいは粉体塗装法等によりエポキシ等の樹脂11を被覆する。次に第6図の如くヒートシンク10に達する穴12を樹脂11の表面より孔あけする。次いで第7図の如く穴12を通してヒートシンク10に外部のヒートシンク13を半田又は接着剤で接着する。

このように本実施例の製造方法により形成され

たハイブリッドICは電子7、8から発生する熱を基板6を通して裏面のヒートシンク10に伝え、さらに外部のヒートシンク13により空気中に放熱する。これにより従来に比して放熱性が格段に向上し高電力化が可能となる。

次に第2の実施例を第8図乃至第11図を用いて説明する。本製造方法はまず第8図の如く電子7、8を形成および搭載し、リード端子9を取着した基板6の裏面に、予め突起14を形成してあるヒートシンク15を接着する。次に第9図の如くリード端子9の先端部を除いた他の部分に前実施例と同様に樹脂11を被覆する。次いで鏡像で示すX-X線より切断し第10図に示す如くヒートシンク15の突起14を露出せしめる。次に第11の如くヒートシンク15の突起14の露出面に外部ヒートシンク16を接着する。なおこの外部ヒートシンク16の接着は予めヒートシンク15の突起14にねじねじを形成しておく、これに外部ヒートシンク16をねじ止めする方法もある。このように本実施例の製造方法により形成された

ハイブリッドICの作用効果は前実施例と全く同じである。

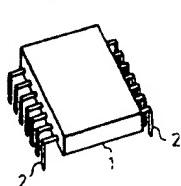
以上説明した如く本発明によるハイブリッドICの製造方法は基板裏面にヒートシンクを接着し、該ヒートシンクに更に外部ヒートシンクを接合することにより、形成されたハイブリッドICの放熱性を従来に比して格段に向上せしめ、高電力化を実現可能としたものである。

4. 図面の簡単な説明

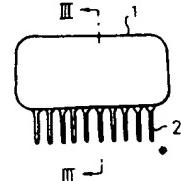
第1図は従来のDIP型ハイブリッドICの1例の斜視図、第2図は従来のSIP型ハイブリッドICの1例の正面図、第3図は第2図のIII-III線における断面図、第4図乃至第7図は本発明にかかる第1の実施例のハイブリッドICの製造方法の工程説明図、第8図乃至第11図は第2の実施例の工程説明図である。

6…基板、7、8…電子、9…リード端子、
10、15…ヒートシンク、11…樹脂、13、
16…外部ヒートシンク、14…突起。

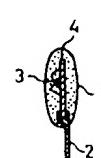
第1図



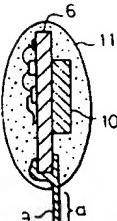
第2図



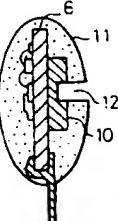
第3図



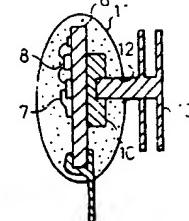
第5図



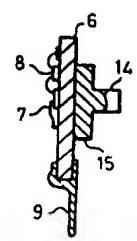
第6図



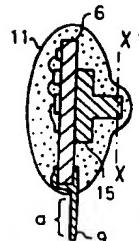
第7図



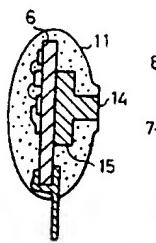
第 8 図



第 9 図



第 10 図



第 11 図

